

REDUCTION GEAR AT TERMINAL STAIR OF ELEVATOR

Patent number: JP58006885
 Publication date: 1983-01-14
 Inventor: KAJIYAMA RIYUUCHI
 Applicant: MITSUBISHI ELECTRIC CORP
 Classification:
 - international: B66B5/10; B66B5/08; (IPC1-7): B66B1/36; B66B5/00
 - european: B66B5/10
 Application number: JP19810105284 19810706
 Priority number(s): JP19810105284 19810706

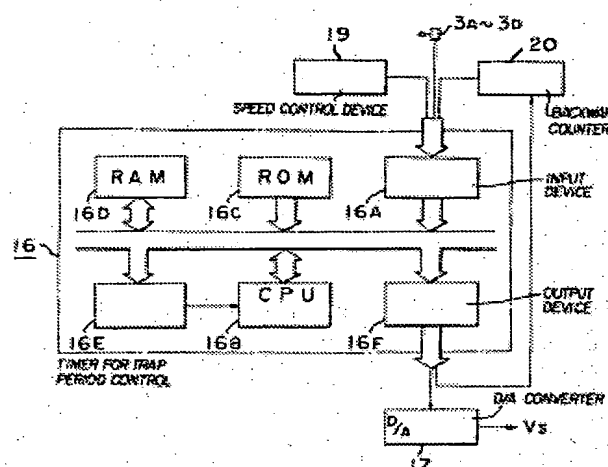
Also published as:

 US4456096 (A)

Report a data error here

Abstract not available for JP58006885
 Abstract of corresponding document: **US4456096**

A terminal slowdown apparatus for an elevator which reads in outputs given by contacting a car with terminal detectors placed depending upon a terminal floor to operate a terminal slowdown signal which is reduced depending upon the distance to the terminal floor and to output the lower signal between the normal speed command signal and the terminal slowdown signal, including a first processor which outputs an acceleration command signal increasing from the start of the car at an acceleration lower than an acceleration of the car given in the start of the car during the saturation fault of the normal speed command signal; a terminal detector which is placed at the point wherein the acceleration command signal is equal to the terminal slowdown command signal generated at the position reaching to the normal slowdown starting position in the rated speed running of the car; a second processor which operates the slowdown command reducing depending upon the distance from the terminal floor to the position for operating the terminal detector; and a third processor which compares the output of the first processor with the output of the second processor to output the lower output as the terminal slowdown command signal.



Data supplied from the esp@cenet database - Worldwide

① 日本国特許庁 (JP)

② 特許出願公開

③ 公開特許公報 (A)

昭58-6885

④ Int. Cl.³

識別記号

庁内整理番号

⑤ 公開 昭和58年(1983)1月14日

B 66 B 5/00

8110-3F

B 66 B 1/36

7831-3F

発明の数 1

審査請求 未請求

(全 8 頁)

⑥ エレベータの終端階減速装置

会社稲沢製作所内

⑦ 出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2

番3号

⑧ 特 願 昭56-105284

⑨ 出 願 昭56(1981)7月6日

⑩ 発 明 者 梶山隆一

⑪ 代 理 人 弁理士 葛野信一

外1名

稲沢市菱町1番地三菱電機株式

明 細 書

1. 発明の名称

エレベータの終端階減速装置

2. 特許請求の範囲

終端階に対応して設置された終端検出器にかごが係合するとその出力を読み込んで上記終端階までの距離に対応して減少する終端減速指令信号を演算し、これと正規速度指令信号とのいずれか低い方の値を出力するようにしたものにおいて、上記正規速度指令信号の飽和故障時に上記かごが起動したときに生じる上記かごの加速度よりも低い加速度で上記かごの起動と共に時間的に増加する加速指令信号を発する第1の演算装置、上記かごがその定格速度走行時の正規の減速位置に達したとき発せられる上記終端減速指令値と上記加速指令値が等しくなる点に設けられた上記終端検出器、この終端検出器が動作するとその点から上記終端階までの距離に対応して減少する減速指令値を演算する第2の演算装置、及び上記第1の演算装置の出力と上記第2の演算装置の出力を比較してそ

の低い方を上記終端減速指令信号として出力する第3の演算装置を備えてなるエレベータの終端階減速装置。

3. 発明の詳細な説明

この発明はエレベータを終端階に減速停止させる装置の改良に関するものである。

エレベータのかごを乗心地良く減速させ、停止予定階に正確に着床させるため、かごを速度指令信号に従って速度制御する速度補遺制御方式が用いられている。そして、近年これを電子計算機を併用して行うことが考えられている。

すなわち、詳細は後述するが、その概要を第1図～第3図に示す。

図中、(1)は最上階の階床、(2)は昇降路に設置され各階床から所定距離 L_0 の点に配置されたカム、(3A)～(3D)は同じく最上階の階床(1)からそれぞれ所定距離 $L_1 \sim L_4$ の点($L_0 > L_1 > L_2 > L_3 > L_4$)に縦列配置されたスイッチからなる第1～第4終点検出器、(4)はエレベータのかご、(6)はかご(4)に取付けられカム(2)と係合するスイッチからなる減速準備

特開昭58-6885(2)

点検出器、(6)はかど(4)に設けられ終点検出器(3A)～(3D)と係合するカム、(7)はつり合おもり、(8)はかど(4)とつり合おもり(7)を結合する主索、(9)は主索(8)を巻き受ける巻上機の駆動綱車、(10)は綱車(9)を駆動する巻上電動機、(11)は電動機(10)に直結され電動機(10)の回転数に比例するパルスを発生するパルス発生器、(12)はパルス発生器(11)の出力からかど(4)の移動距離に対応するパルスを計数してかど位置信号(12a)を発するパルス計数器、(13)は各階の呼びを検出する呼び検出信号、(14)はデジタル計算機A、(15)はデジタル信号をアナログ信号に変換して正規減速指令信号 V_n を発するD/A変換器、(16)はデジタル計算機Aとは独立して設けられたデジタル計算機B、(17)はデジタル信号をアナログ信号に変換して終端減速指令信号 V_s を発するD/A変換器、(18)は $V_n < V_s$ のときは正規減速指令信号 V_n を、 $V_n \geq V_s$ のときは終端減速指令信号 V_s を選択する比較回路、(19)は電動機(10)を制御する速度制御装置、(20)はパルス発生器(11)のパルスを減算する減算計数器である。

すなわち、かど(4)が呼びのある階(以下停止予定階という)の所定距離 L_0 手前に達して、減速準備点検出器(6)がカム(8)と係合すると出力が発せられる。この出力と、かど位置信号(12a)と呼び検出信号(13)により、デジタル計算機A(14)はかど(4)の現在位置から停止予定階(11)までの距離(以下残距離という)を計算する。そして、あらかじめ記憶装置に記憶された減速指令値の中から上記残距離に対応する値を読み出す。この値はD/A変換器(15)でアナログ値に変換され、正規減速指令信号 V_n として出力され、速度制御装置(19)に与えられる。これにより、電動機(10)は速度制御され、かど(4)は減速して停止予定階(11)に着床する。上述の動作は一般階及び終端階共同様である。

一方、かど(4)が終端階、例えば最上階(11)に接近し、カム(8)が終点検出器(3A)と係合すると、終点検出器(3A)は出力を発し、デジタル計算機B(16)によつて、かど(4)の現在位置から最上階(11)までの残距離 L_1 が演算される。そして、正規減速指令と同様に、あらかじめ記憶装置に記憶された減速指

令値の中から、残距離に対応する値を読み出して、D/A変換器(17)から終端減速指令信号 V_s が出力される。正規減速指令信号 V_n と終端減速指令信号 V_s の関係は第2図に示すとおりで、正常時は $V_n < V_s$ であり、常に正規減速指令信号 V_n によつて電動機(10)は減速制御される。もし、パルス計数器(12)、減速準備点検出器(6)、デジタル計算機A(14)、D/A変換器(15)等の故障が発生して、 $V_n \geq V_s$ になれば、比較回路(18)から終端減速指令信号 V_s が発せられ、かど(4)はこれに従つて最上階(11)に安全に減速着床する。

第3図は終端減速指令信号 V_s と終点検出器(3A)～(3C)の関係を示すが、終点検出器(3A)～(3C)の設置位置は次のようにして定められる(終点検出器(3D)は省略)。

- ① 定格速度走行の際の正規の減速位置 P_0 (残距離 L_0 手前の点)よりもやや上方の位置 P_1 に第1の終点検出器(3A)を設置する。
- ② 位置 P_1 から加速度 a で起動した場合のかど(4)の実速度 V_{a1} が終端減速指令信号 V_s と等し

くなる位置 P_2 に、第2の終点検出器(3B)を設置する。

- ③ 位置 P_2 から加速度 a で起動した場合のかど(4)の実速度 V_{a2} が終端減速指令信号 V_s と等しくなる位置 P_3 に第3の終点検出器(3C)を設置する。

- ④ 同様にして、位置 P_{j-1} から加速度 a で起動した場合のかど(4)の実速度が終端減速指令信号 V_s と等しくなる位置 P_j に第jの終点検出器(3A)～(3C)を設置する。

上述のようにして、位置 P_j から最上階の階床(11)までの距離が、その定格速度で通用し得る最小階間距離の $1/2$ 以下となるまで、上記手順で終点検出器(3A)～(3D)を設置する。このように設置すれば、位置 P_j 及びそれよりも上方の位置からかど(4)が発出する場合でも、かど(4)の実速度が終端減速指令信号 V_s の値を超える前に、カム(8)は終点検出器(3B)～(3D)と係合する。したがつて、必ず終端減速指令信号 V_s は演算出力されるので、かど(4)は安全に最上階(11)に着床できる。

特開昭58-6885(3)

加速度 B の値は、正規速度指令信号 V_0 が大きき値を発する飽和故障時にかどが起動したとき、かど(4)が出し得る最大加速度に換べばよい。この最大加速度は普通巻上機のトラクション限界から決まるもので、 2.0 m/S^2 程度である。今、終端減速指令信号 V_s の減速度を 0.9 m/S^2 、定格速度 24 m/min としたとき、上述のように終点検出器(3A)~(3D)を設置すると、その数は8個必要となる。すなわち、終点検出器(3A)~(3D)が多数必要となり、増付調整が煩雑であり、装置も高価となる。

この発明は上記不具合を改良するもので、終点検出器の数を少なくしても、かどを安全に終端階に着床できるようにしたエレベータの終端階減速装置を提供することを目的とする。

以下、第1図~第13図によりこの発明の一実施例を説明する。

第4図中、(16A)は終点検出器(3A)~(3D)、演算計数器及び速度制御装置10の出力信号を取り込む入力装置、(16B)はマイクロコンピュータの中央処理装置(以下CPUという)、(16C)はプログラ

ム、固定値データ等が格納されている読出し専用メモリ(以下ROMという)、(16D)は演算結果等のデータを格納する読書き可能メモリ(以下RAMという)、(16E)は割込み周期制御用タイマ、(16F)はCPU(16B)からの出力信号を外部へ出力する出力装置である。

第5図中、 $VD1, VD1+1, VD1+2 \dots VD1+P_2 \dots VD1+n \dots VD1+i-1, VD1+i, VD1+i+1 \dots VD1+P_1 \dots$ はそれぞれ残距離に対応するアドレス、 $D_{c0}, D_{c1}, D_{c2} \dots D_{cb} \dots D_{cn} \dots D_{ci-1}, D_{ci}, D_{ci+1} \dots D_{cn}$ は上記アドレスに対応する減速指令値データである。

第6図中、 V_{sp} は演算された終端減速指令値で、 V_{sa} はその加速指令値、 V_{sd} は同じく減速指令値、(01)~(04)はそれぞれ運転モードを表し、(01)は待機モード、(02)は加速モード、(03)は一定速モード、(04)は減速モードである。

第7図~第13図中、(31)、(32)、(41)~(44)、(51)~(54)、(61)~(65)、(71)~(86)、(91)~(95)、(101)~(104)はそれぞれデジタル計算機10の動作手順である。

次に、この実施例の動作を説明する。

まず、動作の概要を説明する。

制御装置10からの起動指令が、入力装置(16A)を介して計算機10のCPU(16B)に取り込まれると、ROM(16C)に格納された終端減速指令演算プログラムにより、第6図のような終端減速指令値 V_{sp} が演算され、出力装置(16F)からD/A変換器11へ出力される。終端減速指令値 V_{sp} は、待機モード(01)では正規速度指令信号 V_0 よりも大きい初期値 V_{s0} を出力し、比較回路12からは常に正規速度指令信号 V_0 が選択されるようにしておく。これは、比較回路12の誤動作防止のためである。次に、起動指令を受けると、加速モード(02)の演算が実行される。すなわち、正規速度指令信号 V_0 の候き(加速度)よりも若干大きく、第3図のかど(4)の加速度 V_{a1}, V_{a2} の加速度よりも小さい加速度で、時間の経過と共に増加する加速指令値 V_{sa} が演算出力される。加速指令値 V_{sa} が定格速度 V_{1r} よりも大きい所定値 V_{sm} に達すると、一定速モード(03)の演算が行われ、終端減速指令値 V_{sp} は所定値 V_{sm} に保持される。カ

ド(6)により第1の終点検出器(3A)が動作すると、演算計数器10には所定距離 L_1 に相当するパルス数がプリセットされ、以後演算計数器10はパルス発生器11の出力パルスを取り込んで演算を開始する。上記演算計数器10の内容がかど(4)の現在位置から最上階(11)までの残距離となる。第1の検出器(3A)が動作すると、減速モード(04)となり、減速指令値 V_{sd} が次のようにして演算出力される。すなわち、入力装置(16A)を介して演算計数器10の内容である残距離が取り込まれ、この値に対応する減速指令値をROM(16C)から抽出し、出力装置(16F)から出力される。かど(4)が更に上昇して第2の終点検出器(3B)が動作すると、演算計数器10には所定距離 L_2 に相当するパルス数がプリセットされ、残距離の修正が行われる。これにより、減速指令値 V_{sd} も第6図のように修正される。以下同様にして第3及び第4の終点検出器(3C)、(3D)が動作すると、所定距離 L_3, L_4 に相当するパルス数がプリセットされることにより、距離精度の良い減速指令値 V_{sd} が演算出力されることになる。

特開昭58-6885 (4)

次に、上記動作を第7図～第13図の流れ図によつて詳しく説明する。

第7図の手順(1)では、計算機B時に電源が投入されると自動的に初期設定を行い、割込み待ちの手順(2)へ進む。

第8図の手順(41)でRAM(16D)を初期設定し、手順(42)でスタックポインタを設定し、手順(43)で割込みマスクを解除し、手順(44)で割込み同期制御用タイマ(16E)を起動する。

第9図の手順(51)でタイマ(16E)からの割込みをCPU(16D)が受け付けると、加速指令値 V_{sa} を演算し、手順(52)で減算計数器(2)をプリセットし、減速指令値 V_{sd} を抽出演算し、手順(54)で終端速度指令値 V_{sp} を演算する。

第10図の手順(61)で起動指令が出たかどうかを判定し、もし起動指令が出ていなければ、手順(62)により加速指令値 VSA を待機モード(01)の値である VSO に保持する。起動指令が出ていれば、手順(63)へ進み、加速指令値 VSA と所定値 VSM との比較を行い。 $VSA < VSM$ であれば、

手順(64)で加速指令値 VSA に一定増分値 DVA を加算したものを新しい加速指令値 VSA とする。すなわち、手順(64)で加速モード(02)の演算を行うことになる。加速指令値 VSA が増加して、 $VSA \geq VSM$ になると、手順(65)へ進み、加速指令値 VSA は所定値 VSM に保持される(一定速モード(03))。

第11図の手順(71)でフラグ $S1$ の状態を判定し、それが「1」にセットされていなければ、手順(72)～(74)を実行し、「1」にセットされていればこれを実行しないで手順(75)へ進む。手順(72)では第1の終点検出器(3A)が動作したか否かを判定し、動作していれば手順(73)へ、動作していなければ手順(75)へ進む。手順(73)では減算計数器(2)に第1の終点検出器(3A)が動作する所定距離相当値 L_1 をプリセットする。そして、第1の終点検出器(3A)が動作した後、1回しか手順(72)～(74)を実行しないようにするために、手順(74)でフラグ $S1$ を「1」にセットする。同様にして、手順(75)～(78)では第2の終点検出器(3B)が動作したら減算計数

器(2)に所定距離相当値 L_2 をプリセットし、手順(79)～(82)では第3の終点検出器(3C)の動作により減算計数器(2)に所定距離相当値 L_3 をプリセットし、手順(83)～(86)では第4の終点検出器(3D)の動作により減算計数器(2)に所定距離相当値 L_4 をプリセットする。

第12図の手順(91)でフラグ $S1$ の状態を判定し、これが「1」にセットされていなければ、すなわち、第1の終点検出器(3A)がまだ動作していなければ、手順(92)により減速指令値 VSD を所定値 VSM に保持する。また、フラグ $S1$ が「1」にセットされていれば、換言すれば第1の終点検出器(3A)が既に動作していれば、手順(93)～(95)が実行される。すなわち、手順(93)で減算計数器(2)の内容である最上階(11)までの残距離を入力し、残距離 RDS としてRAM(16D)の該当アドレスに格納する。次に手順(94)でインデックスレジスタ HL にROM(16C)に格納された減速指令値データの先端アドレス VDI と残距離 RDS とを加算した値を設定し、次の手順(95)でインデックスレジスタ

HL が示すアドレスから減速指令値データを抽出し、RAM(16D)の所定アドレスに減速指令値 VSD として記憶させる。

第13図の手順(101)で既に手順(51)で演算された加速指令値 VSA と、手順(53)で演算された減速指令値 VSD との大小比較をし、 $VSD > VSA$ であれば、次の手順(102)で加速指令値 VSA を、 $VSD \leq VSA$ であれば、手順(103)で減速指令値 VSD を、それぞれRAM(16D)の所定アドレスに終端速度指令値 VSP として格納し、最後の手順(104)でこの終端速度指令値 VSP をD/A変換器(7)へ出力して、手順(54)を終了する。

これにより、速度制御装置(1)が起動指令を計算機B時に与える前は、計算機B時は第10図の手順(61)、(62)を実行し、第6図のような一定バイアス値である初期値 V_{s0} がD/A変換器(7)へ出力される。次に起動指令が与えられると、手順(63)～(65)により割込み周期ごとに、加速指令値 VSA は一定増分値 DVA ずつ所定値 V_{sm} まで増加し、第6図の加速モード(02)及び一定速モード(03)で示す波形

特開昭58-6885(5)

の指令値がD/A変換器10へ出力される。

今、かご14が中間階から上昇運転を開始したとすると、終点検出器(3A)～(3D)のいずれも動作しないから、手順(52)は何も実行されず、第12図の手順(91)、(92)により、減速指令値VSDも加速指令値VSAと同一の値VSMに保持されている。かご14が最上階11付近に到達すると、まず第1の終点検出器(3A)が動作する。すると第11図の手順(71)～(74)により減算計数器20にはその時点での最上階11までの残距離L1に相当する値がプリセットされ、フラグS1は「1」にセットされる。次に第12図の手順(91)でフラグS1が「1」になっていることから、手順(93)～(95)の減速指令値VSDの抽出演算が開始される。このときの減算計数器20の値はL1のはずであるから、最初に抽出されるデータは残距離RDS=L1に相当する減速指令値 D_{c1} となる。以降かご14の上昇と共に残距離RDSは減少するため、減速指令値VSDは、 $D_{c1} \rightarrow \dots \rightarrow D_{ci} \rightarrow D_{ci+1} \rightarrow \dots$ のように変化する。さて略を少し前に戻して、第13図の手順(101)でVSD

とVSAの比較が行われ、減速指令値VSDが減少し始めると $VSD < VSA$ となり、運転モード(04)となる。そして手順(103)で減速指令値VSDがD/A変換器10への出力VSPとして設定されるから、結局終点検出器(3A)動作後の終端速度指令値として、第6図(a)のように残距離に応じて減少する波形が得られる。

さて、かご14が最上階11に近付いて行くと、第2の終点検出器(3B)が動作する。すると、第11図の手順(75)～(78)により、減算計数器20にはその時点での残距離L2に相当する値がプリセットされる。すなわち、第2の終点検出器(3B)の動作位置で減算計数器20の内容である残距離を修正することにより位置精度を上げ、最上階11への着床精度を上げる。これで、第12図の手順(93)により抽出されるデータは、 D_{cn} から残距離 $RDS=L2$ に相当する減速指令値 D_{c1} に修正される。以下同様に第3及び第4の終点検出器(3C)、(3D)がそれぞれ動作すると、減算計数器20には、それぞれL3、L4がプリセットされるから、減速指令値VSDは

第6図(a)のように修正され、位置精度の高い減速指令値が得られることになる。

終点検出器(3A)～(3D)の設置位置及び個数を決定する際の加速度 a は、第6図(a)の加速指令値 V_{sa} の傾斜で計算でき、かつこの値は正規速度指令信号 V_n の加速側の傾斜にほぼ等しい。そして、第3図の実速度 V_{s1} 、 V_{s2} の上昇率よりも小さいから、終点検出器(3B)、(3C)の位置は第3図の位置よりも最上階11に近い位置に来る。したがって、終点検出器(3A)～(3D)の個数は従来よりも少なく済む。例えば、正規速度指令信号 V_n の加速側の加速度を 0.9 m/s^2 とすると、終端速度指令信号 V_{sp} の加速指令値 V_{sa} の傾きは 1.0 m/s^2 程度でよく、定格速度 240 m/min のエレベータの場合、終点検出器(3A)～(3D)の数は5個で十分であり、従来よりも3個少なくなる。

また、起動直後の終端速度指令信号 V_{sp} は、一定バイアス値 V_{sn} であるから、加速指令値 V_{sa} の傾きは正規速度指令信号 V_n と同一の傾きとしても、正常走行時に $V_{sp} < V_0$ となることはないから、更に

終点検出器(3A)～(3D)の数を減らすことも可能である。

以上説明したとおりこの発明では、正規速度指令信号の飽和故障時にかごが起動したときに生じるかごの加速度よりも低い加速度で、かごの起動と共に時間的に増加する加速指令値を発生し、かごがその定格速度走行時の正規減速位置に達したとき発生される終端減速指令信号と上記加速指令値とが等しくなる点に終点検出器を設置し、この終点検出器が動作すると以後終端階までの距離に対応して減少する減速指令値を演算し、上記加速指令値と減速指令値の低い方を終端減速指令信号として出力するようにしたものである。

これにより、終点検出器の個数を少なくしても、かごを安全に終端階に減速着床させることができる。

4 図面の簡単な説明

第1図は従来のエレベータの終端階減速装置を示す構成図、第2図は第1図の速度指令信号曲線図、第3図は同じく終点検出器の設置説明図、第

特開昭58-6885 (6)

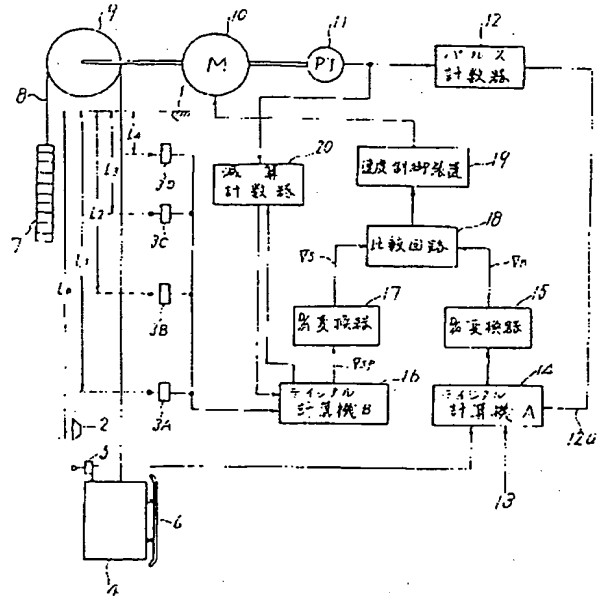
4図はこの発明によるエレベータの終端減速装置の一実施例を示す図で、第1図のデジタル計算機Bの構成図、第5図は第4図のROMの説明図、第6図は同じく速度指令曲線図及び運転モード推移図、第7図～第13図は第1図のデジタル計算機Bの動作の流れ図である。

(1)…最上階、(3A)～(3D)…第1～第4の終端検出器、(4)…エレベータのかご、(6)…カム、(10)…巻上電動機、(11)…パルス発生器、(12)…パルス計数器、(14)…デジタル計算機A、(15)…D/A変換器、(16)…デジタル計算機B、(16A)…入力装置、(16B)…CPU、(16C)…ROM、(16D)…RAM、(16E)…割込み同期制御用タイマ、(16F)…出力装置、(17)…D/A変換器、(18)…比較回路、(19)…速度制御装置、(20)…減速計数器

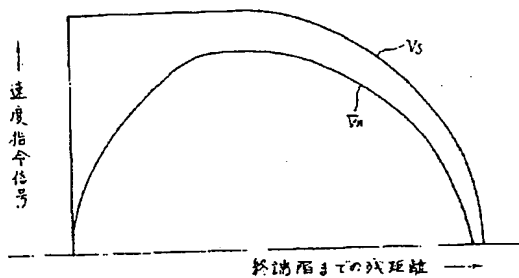
なお、図中同一部分は同一符号により示す。

代理人 萬野信一(外1名)

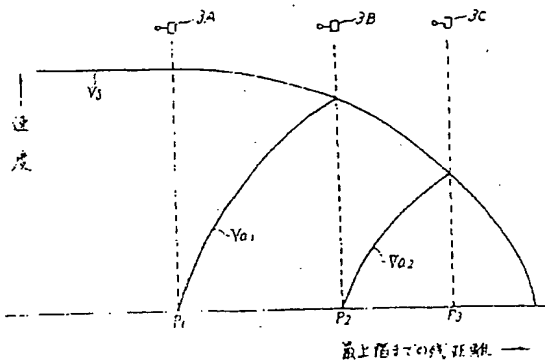
第1図



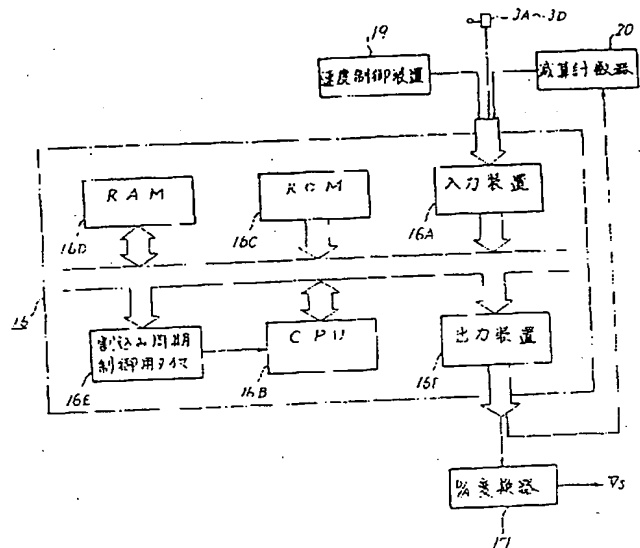
第2図



第3図



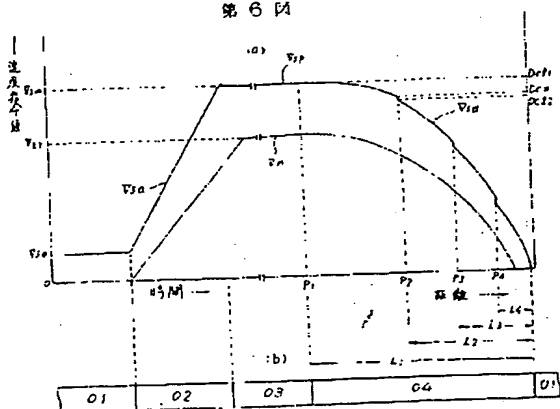
第4図



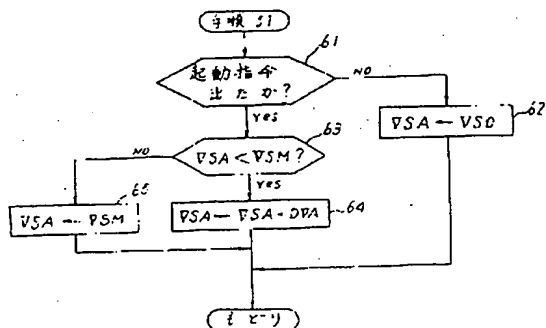
३५३

$\nabla F _2$	$\nabla \cdot \rho$
$\nabla D _1$	Dc_0
$\nabla D _1 \cdot 1$	Dc_1
$\nabla D _1 \cdot 2$	Dc_2
$\nabla D _1 \cdot 3$	Dc_3
$\nabla F _1 = n$	$Dc_0 =$
$\nabla D _1 = i = 0$	Dc_{i+1}
$\nabla D _1 = 1$	Dc_1
$\nabla D _1 = i = 1$	Dc_{i+1}
$\nabla D _1 = D_1$	Dc_0

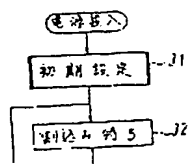
第 6 段



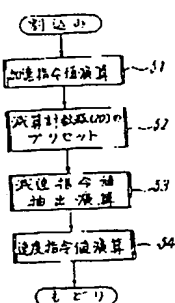
第 10 図



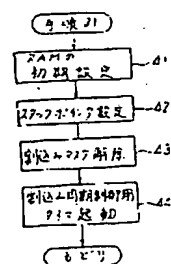
第 7 题



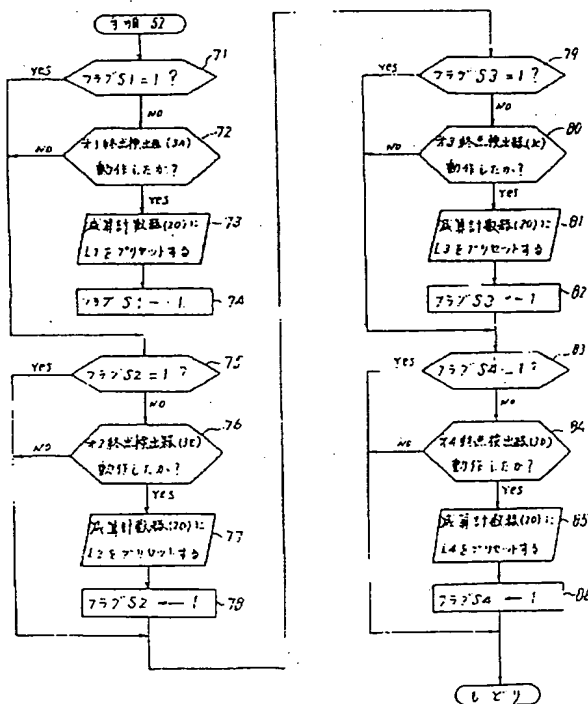
第 9 章



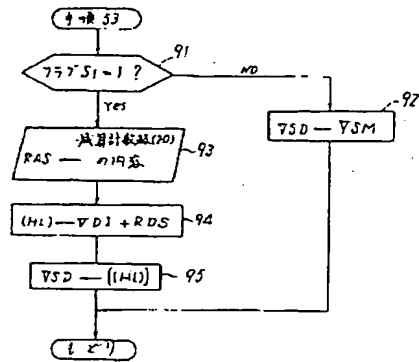
第 3 回



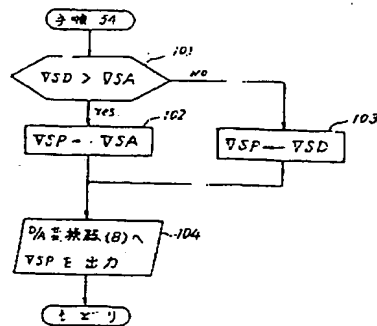
25 11 13



第 12 図



第 13 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.